

Giuseppe Iannaccone

Curriculum Vitae - 21 febbraio 2016

Data e luogo di nascita: 28 aprile 1968, Avellino (AV).
Residenza e domicilio: Via Armando Diaz 4, Pisa, Italy
Indirizzo: Dipartimento di Ingegneria dell'Informazione, Università di Pisa, Via Caruso 16, I-56126 Pisa, Italy, tel.: +39 050 2217677, mobile 366 6709149, e-mail: giuseppe.iannaccone@unipi.it

Esperienza professionale

19 dicembre 2012 – ora: Professore Ordinario nel settore scientifico-disciplinare ING-INF/01 (Elettronica) presso il Dipartimento di Ingegneria dell'Informazione dell'Università di Pisa.

1 gennaio 2001-18 dicembre 2012: Professore Associato nel settore scientifico-disciplinare ING-INF/01 (Elettronica) presso la Facoltà di Ingegneria dell'Università di Pisa.

13 maggio 1996 – 31 dicembre 2000: Ricercatore presso la Facoltà di Ingegneria dell'Università di Pisa (K01X - Elettronica).

2 gennaio 1996 - 13 maggio 1996: Ricercatore di ruolo CNR - III profilo professionale - presso il Centro Studio per Metodi e Dispositivi per Radiotrasmissioni (CSMDR) del CNR di Pisa.

Studi

9 maggio 1996: Dottorato di Ricerca in Ingegneria dell'Informazione presso l'Università di Pisa con tesi su "Transport and noise phenomena in quantum effect devices"

11 aprile 1992: Laurea (VO) in Ingegneria Elettronica presso l'Università di Pisa (110/110 e lode)

Riconoscimenti

- Fellow dell'American Physical Society (APS) per "*contributions to the theory of quantum transport and noise in mesoscopic and nanoelectronic devices and to their application in electronics*" (2015)
- Fellow dell'Institute of Electrical and Electronics Engineers (IEEE) per "*contributions to modeling of transport and noise in nanoelectronic devices*" (2014)

Attività scientifica:

- Dispositivi nanoelettronici: ideazione di nuovi dispositivi per logica e memoria, modellizzazione e comprensione dei meccanismi di conduzione e del rumore
- Sviluppo di strumenti di Technology CAD per dispositivi elettronici e optoelettronici.
- Studio dei limiti alla scalabilità dei circuiti integrati.
- Progettazione di circuiti analogici e digitali a bassissimo consumo di energia.
- Sviluppo di nuovi sistemi e dispositivi per l'Internet of Things.
- Autore e co-autore di **170** articoli in riviste con comitato di redazione internazionale (ISI) e **120** contributi a congressi internazionali. – disponibili su www.iannaccone.org/articles
- **2600+** citazioni su ISI Web of Science, febbraio 2016, h factor **25**
- **3100+** citazioni su Scopus, febbraio 2016, h factor **26**.
- **8500+** citazioni su Google scholar, febbraio 2016, h factor **35**.
- **3700+** citazioni su ResearchGate, febbraio 2016, h factor **27**.

Attività didattica

- Dall'2015-2016: titolare del modulo Electronic Systems per il corso di laurea magistrale in Computer Engineering
- Dall'a.a. 2011-2012 a oggi: titolare del corso di Elettronica di Potenza e Controllo per il corso di laurea magistrale in Ingegneria Elettronica
- Dall'a.a. 2000-2001 ad oggi: titolare del corso di Elettronica (12 CFU) per il corso di laurea in Ingegneria delle Telecomunicazioni.
- Dall'a.a. 2003-2004 al 2011-2012 titolare del corso di Infrastrutture Elettroniche per l'Habitat (6 CFU) del corso di Laurea Specialistica in Ingegneria Elettronica.
- A.a. 2001-2002 e 2002-2003: titolare (per supplenza) del corso di Misure Elettroniche I (0.5 annualità) del corso di Laurea in Ingegneria Elettronica (V.O.).
- 250+ video delle lezioni pubblicati dal 2013 a oggi pubblicati sul YouTube
- Membro della Giunta e del Collegio dei docenti del Dottorato in Ingegneria dell'Informazione.

Coordinamento e organizzazione di gruppi e progetti di ricerca:

- Supervisore diretto di 13 tesi di dottorato di ricerca, e di circa 18 assegni di ricerca.
- Coordinatore scientifico di progetti coordinati:
 - 2 Progetti Europei: NANOTCAD (V Programma Quadro), DEWINT (ESF-VI P.Q.)
 - 1 Progetto PRIN 2004 "Architetture e Modelli Innovativi per NanoMOSFET"
- Responsabile scientifico di unità per progetti coordinati:
 - 9 Progetti Europei:
 - Fin FLASH (VI P.Q.), SINANO (VI P.Q.) [Unità Unipi]
 - PullNano (6FP) Nanosil (7FP), Steeper (7FP), Grade (7FP), ERG (ENIAC JU), E2SG (ENIAC JU), LAB4MEMS (ENIAC JU) [Unità IUNET-Pisa], LAB4MEMS2 (ENIAC JU)
 - 1 Progetto PRIN 2001 "Dispositivi Elettronici a singolo elettrone"
- Responsabile di altri 8 progetti di ricerca finanziati da Fondazione Cassa di Risparmio di Pisa; Cassa di Risparmio di Lucca, Pisa, Livorno; ENEL Ricerca; Silvaco Grece (FR) Silvaco International (USA); NXP (BE); Dialog Semiconductor; Infineon AG (AT).

Trasferimento tecnologico e divulgazione scientifica

- Presidente della Commissione Tecnica Brevetti di Ateneo (dal 2014, membro dal 2006)
- Coordinatore per tutta la Toscana della Notte dei Ricercatori 2012 e 2013, coordinatore del progetto SHINE! Finanziato dalla Commissione Europea per la Notte dei Ricercatori 2013.
- Diffusione e mantenimento del simulatore open source di dispositivi elettronici NanoTCAD ViDES, usato da numerosi gruppi di ricerca internazionali (<http://vides.nanotcad.com>).

Attività di peer review, editoriale, in comitati di congressi, revisione tecnica.

- Revisore di proposte di ricerca MIUR (dal 2000), Science Foundation Ireland (2004), Research Grants Council Hong Kong (2005-2015), Austrian Science Foundation (2007), Agence Nationale de la Recherche (2011-2013), Swiss National Science Foundation (2012), Commissione Europea (da 2012), MISE (dal 2013), US Department of Energy (2014).
- Membro del comitato tecnico di programma di 7 congressi internazionali tra cui: IEDM (2007, 2008), ESSDERC (dal 2004 al 2014), IMW (2005, 2010), IWCE (2006, 2009-2011)
- Attività continuativa di peer review per le principali riviste internazionali nei settore dei dispositivi elettronici, della fisica della materia condensata, della progettazione elettronica, delle scienze multidisciplinari.